

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-289100

(43)Date of publication of application : 19.10.1999

(51)Int.Cl.

H01L 31/0264

H01L 27/146

H01L 27/14

(21)Application number : 10-091516

(71)Applicant : FUJITSU LTD

(22)Date of filing : 03.04.1998

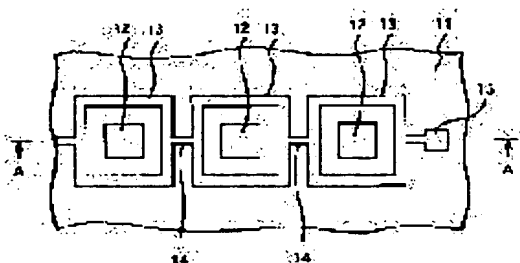
(72)Inventor : TANAKA MASAHIRO

## (54) PHOTODETECTING ELEMENT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To prevent the dynamic range of a photodetecting element (particularly, infrared detecting element) by correcting the difference in incident light quantity which varies depending upon the positions of picture elements.

**SOLUTION:** A p-type HgCdTe layer 11 is formed on a CdZnTe substrate and n<sup>+</sup>-type impurity areas 12 are formed in the surface layer of the layer 11. Since the impurity layers 12 form p-n junctions with the layer 11, a photodiode is constituted. Then electron discharging sections 13 are formed so as to surround the impurity areas 12 and a resistance section 14 is formed between each electron discharging section 13. In addition, a voltage is impressed upon the electron discharging sections 13 through a terminal 15.



## LEGAL STATUS

[Date of request for examination]

29.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-289100

(43) 公開日 平成11年(1999)10月19日

(51) Int.Cl.<sup>8</sup>

識別記号

F I

H 0 1 L 31/0264  
27/146  
27/14H 0 1 L 31/08  
27/14N  
F  
K

審査請求 未請求 請求項の数 7 O L (全 8 頁)

(21) 出願番号 特願平10-91516

(22) 出願日 平成10年(1998) 4 月 3 日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 田中 昌弘

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

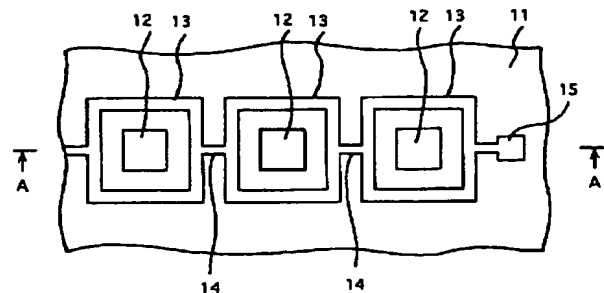
(74) 代理人 弁理士 岡本 啓三

(54) 【発明の名称】 光検出素子

(57) 【要約】

【課題】 光検出素子（特に、赤外線検出素子）において、画素の位置による入射光量の差を補正し、ダイナミックレンジの低下を回避する。

【解決手段】 CdZnTe基板の上にp型HgCdTe層11を形成し、HgCdTe層11の表層にn<sup>+</sup>型不純物領域12を形成する。n<sup>+</sup>型不純物層12はp型HgCdTe層11とpn接合し、フォトダイオードが構成される。n<sup>+</sup>型不純物領域12を囲むように電子排出部13を形成し、各電子排出部13間に抵抗部14を形成する。そして、端子15を介して電子排出部13に電圧を印加する。

11: p型HgCdTe層  
12: n<sup>+</sup>型不純物領域13: 電子排出部  
14: 抵抗部  
15: 端子部

## 【特許請求の範囲】

## 【請求項1】 光透過性の基板と、

前記基板上に形成された第1導電型半導体層と、  
前記半導体層の表層に選択的に形成された第2導電型不純物領域と、  
上から見たときに前記第2導電型不純物領域を囲むように形成された導電体からなる電子排出部と、  
前記電子排出部に接続された電極部とを有することを特徴とする光検出素子。

【請求項2】 前記第1導電型半導体層がHgCdTeからなることを特徴とする請求項1に記載の光検出素子。

【請求項3】 前記電子排出部は、前記半導体層の表層に不純物を導入して形成されたものであることを特徴とする請求項1に記載の光検出素子。

【請求項4】 前記電子排出部は金属からなり、前記半導体層の上に形成されていることを特徴とする請求項1に記載の光検出素子。

## 【請求項5】 光透過性の基板と、

前記基板上に形成された第1導電型半導体層と、  
前記半導体層の表層に一方に配列して形成された複数の第2導電型不純物領域と、  
上から見たときに各第2導電型不純物領域をそれぞれ囲むように形成された導電体からなる複数の電子排出部と、  
各電子排出部間を接続する抵抗体と、  
前記複数の電子排出部のうち少なくとも両端の電子排出部に接続された電極部とを有することを特徴とする光検出素子。

## 【請求項6】 光透過性の基板と、

前記基板上に形成された第1導電型半導体層と、  
前記半導体層の表層に相互に直交する二方向に配列して形成された複数の第2導電型不純物領域と、  
上から見たときに各第2導電型不純物領域をそれぞれ囲むように形成された導電体からなる複数の電子排出部と、  
各電子排出部間を接続する抵抗体と、  
前記複数の電子排出部のうち端部に配置された電子排出部にそれぞれ接続された電極部とを有することを特徴とする光検出素子。

【請求項7】 前記抵抗体は前記半導体層の表層に不純物を導入して形成されたものであることを特徴とする請求項5又は6に記載の光検出素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、pn接合により光を検出する光検出素子に関し、特に赤外線を検出する赤外線検出素子に好適な構造の光検出素子に関する。

## 【0002】

【従来の技術】 図9は赤外線検出装置を示す模式図、図

10は赤外線検出素子53の構成を示す断面図、図11は赤外線検出素子53の $n^+$ 型不純物領域62の配列状態を示す上面図である。赤外線を透過する窓52を備えた真空容器51の内側には、赤外線を検出して電気信号を発生する赤外線検出素子53と、赤外線検出素子53から出力される信号を処理する電子回路が形成された電子回路装置54と、余分な背景光を除去する絞りとしての機能を有するコールドシールド55が配置されている。赤外線検出素子53はパンプ58を介して電子回路装置54に接続されている。また、電子回路装置54はクーラーヘッド57の上に搭載されている。更に、真空容器51の窓52の外側には、赤外線を集光して赤外線検出素子53の表面に結像させるためのレンズ56が配置されている。なお、コールドシールド55は、それ自体から赤外線を放出することを防止するために低温に冷却されるようになっている。

【0003】 赤外線検出素子53は、図10に示すように構成されている。すなわち、CdZnTe基板60は赤外線透過性を有しており、このCdZnTe基板60の上にはp型HgCdTe層61が形成されている。p型HgCdTe層61の表層には複数の $n^+$ 型不純物領域62が形成されている。これらの $n^+$ 型不純物領域62は、例えば図11に示すように相互に直交する2方向に沿って配列されている。そして、各 $n^+$ 型不純物領域62はp型HgCdTe層61とpn接合し、フォトダイオードを構成している。一つのフォトダイオードは一つの画素に対応している。

【0004】 HgCdTe層61の上にはZnS等からなる保護絶縁層66が形成されている。この保護絶縁層66には各 $n^+$ 型不純物領域62に整合する位置にコンタクトホール66aが開孔されており、 $n^+$ 型不純物領域62の上にはコンタクトホール66aを介して各 $n^+$ 型不純物領域62に接続されたパンプ68が形成されている。赤外線検出素子は、これらのパンプ68を介して電子回路装置54に接続される。なお、p型HgCdTe層61もパンプ68を介して電子回路装置54に電気的に接続されるようになっている。

【0005】 このように構成された赤外線検出素子において、CdZnTe基板60を通過した赤外線が画素内のp型HgCdTe層61内で吸収されると一対のキャリア（電子及び正孔）が発生し、当該画素のパンプ68を介して電子回路装置54に信号が出力される。電子回路装置にはCCD（Charge Coupled Device）等の電子回路が形成されており、赤外線検出素子から出力された信号を基に画像信号が生成される。

## 【0006】

【発明が解決しようとする課題】 ところで、近年、映像装置の高画質化が要望されており、赤外線検出素子にも画素数の増加が要求されている。これに伴って、赤外線検出素子が大型化される傾向がある。しかしながら、赤

外線検出素子が大型化されると、画素領域の中央部に配置された画素に到達する光量と端部に配置された画素に到達する光量とが異なるシェーディングといわれる現象が問題になる。

【0007】図12は、横軸に画素領域の中心からの距離をとり、縦軸に入射光量をとって両者の関係を示す図である。例えば、1個の画素の感光面積（有効面積）が $30\mu\text{m} \times 30\mu\text{m}$ であり、画素が $50\mu\text{m}$ のピッチで一方に240個並んだ画素領域のサイズが12mmの赤外線検出素子を使用し、コールドシールドの高さが20mm、開口直径が10mm（ $F/2.0$ ）の場合、図11に示すように、赤外線検出素子の画素領域の中心に配置された画素に入射する光量を100とすると、中心から4mm離れた位置に配置された画素に入射する光量は92、中心から6mm離れた位置に配置された画素に入射する光量は82と約2割近く減少する。

【0008】赤外線画像では、取り扱う信号電荷量が可視光画像と比べて桁違いに多く、背景光の割合が信号光よりも多いので、約2割の光量の違いは、信号処理回路のダイナミックレンジを減少させる。特に、ハイビジョン等の高画質が要求される用途に使用される赤外線検出素子は画素数が多く素子のサイズが大型化するので、シェーディングの影響は顕著になる。

【0009】本発明は、画素の位置による入射光量の差、すなわちシェーディングを補正し、ダイナミックレンジの低下を回避できる光検出素子を提供することを目的とする。

【0010】

【課題を解決するための手段】上記した課題は、光透過性の基板と、前記基板上に形成された第1導電型半導体層と、前記半導体層の表層に選択的に形成された第2導電型不純物領域と、上から見たときに前記第2導電型不純物領域を囲むように形成された導電体からなる電子排出部と、前記電子排出部に接続された電極部とを有することを特徴とする光検出素子により解決する。

【0011】上記した課題は、光透過性の基板と、前記基板上に形成された第1導電型半導体層と、前記半導体層の表層に一方に配列して形成された複数の第2導電型不純物領域と、上から見たときに各第2導電型不純物領域をそれぞれ囲むように形成された導電体からなる複数の電子排出部と、各電子排出部間を接続する抵抗体と、前記複数の電子排出部のうち少なくとも両端の電子排出部に接続された電極部とを有することを特徴とする光検出素子により解決する。

【0012】上記した課題は、光透過性の基板と、前記基板上に形成された第1導電型半導体層と、前記半導体層の表層に相互に直交する二方向に配列して形成された複数の第2導電型不純物領域と、上から見たときに各第2導電型不純物領域をそれぞれ囲むように形成された導電体からなる複数の電子排出部と、各電子排出部間を接

続する抵抗体と、前記複数の電子排出部のうち端部に配置された電子排出部にそれぞれ接続された電極部とを有することを特徴とする光検出素子により解決する。

【0013】以下、作用について説明する。本発明においては、第1導電型半導体層の表層に第2導電型不純物領域が選択的に形成されており、これらの半導体層と不純物領域とのpn接合によりフォトダイオードが構成される。光が半導体層で吸収されるとキャリアが発生し、該キャリアが不純物領域に到達すると外部に信号として出力される。

【0014】また、本発明においては、前記第1導電型半導体層の表層又は前記第1導電型半導体層の上に導電体からなる電子排出部が設けられている。例えば、電子排出部に電極部を介して正の電圧を印加したとする。この場合、前記不純物領域の近傍で発生した負のキャリアは不純物領域に到達して、信号として出力される。しかし、電子排出部の近傍で発生した負のキャリアは電子排出部に捕捉され、外部には信号が出力されない。このように、電子排出部に正の電圧を印加した場合は、電子排出部の近傍でキャリアが発生しても信号として出力されることはないので、電子排出部への電圧の印加によりフォトダイオードの感光面積が減少したといえる。電子排出部でキャリアを捕捉する範囲は電子排出部に印加する電圧の大きさに関係する。従って、電子排出部に印加する電圧を変えることにより、電子排出部でキャリアを捕捉する範囲を変えることができ、フォトダイオードの感光面積も変化する。

【0015】このように、本発明においては、不純物領域の周囲を囲むように電子排出部が形成されているので、例えば画素領域の中心部の画素の感光面積が小さく、端部側の画素の感光面積が大きくなるように各電子排出部に印加する電圧を調整することにより、シェーディングによる光量の差を補正することができる。これにより、ダイナミックレンジの低下が回避される。

【0016】半導体層の表面に一方又は相互に直交する二方向に沿って複数の不純物領域を配置した光検出素子の場合、各不純物領域を囲むようにそれぞれ電子排出部を配置し、各電子排出部の間を抵抗体で接続することが好ましい。これらの抵抗体に電流が流れると電圧降下が発生し、隣り合う電子排出部に電圧の差が発生する。例えば、一方に沿って複数の不純物が配置されている場合、中央部に配置された電子排出部に正の電圧を印加し、両端に配置された電子排出部を接地電位とすると、端部に近い電子排出部ほど電圧が低くなり、感光面積が大きくなる。このように、各電子排出部の間を抵抗体により接続することにより、各電子排出部に印加する電圧を個別に調整する必要がなく、特別な回路を必要としない。

【0017】

【発明の実施の形態】以下、本発明の実施の形態につい

て、添付の図面を参照して説明する。

（第1の実施の形態）図1は本発明の第1実施の形態の赤外線検出素子を示す上面図、図2は図1のA-A線における断面図である。但し、図1には保護絶縁層16及びパンプ18の図示を省略している。

【0018】CdZnTe基板10は赤外線を透過する性質を有している。このCdZnTe基板10上にはp型HgCdTe層11が約 $1.7\mu\text{m}$ の厚さに形成されている。このp型HgCdTe層11の表層には、上から見たときに正方形（例えば、 $30\mu\text{m}\times 30\mu\text{m}$ ）の複数の $n^+$ 型不純物領域12が一方方向に一定のピッチ（例えば、 $50\mu\text{m}$ ）で配列されている。これらの $n^+$ 型不純物領域12はp型HgCdTe層11とpn接合し、それぞれフォトダイオードを構成している。一つのフォトダイオードが一つの画素に対応する。

【0019】また、HgCdTe層11の表層には、複数の $n^+$ 型電子排出部13と、各電子排出部13間を接続する $n^+$ 型抵抗部14と、 $n^+$ 型電極部15とが形成されている。電子排出部13は、上から見たときに $n^+$ 型不純物領域12を囲むように四角形の枠状に形成されている。また、電極部15は、電子排出部13のうち両端に配置された電子排出部13と中央に配置された電子排出部13とに接続されている。

【0020】HgCdTe層11の上にはZnSからなる保護絶縁層16が形成されている。この保護絶縁層16には、 $n^+$ 型不純物領域12及び電極部15に整合する位置に、コンタクトホール16aが開孔されている。そして、保護絶縁層16上には、コンタクトホール16aを介して $n^+$ 型不純物領域12及び電極部15に接続したパンプ18が形成されている。このパンプ18はインジウム(In)からなる。赤外線検出素子は、これらのパンプ18を介してCCD等の回路が形成された電子回路装置（図示せず）に接続される。なお、p型HgCdTe層11も図示しないパンプを介して信号処理回路に電気的に接続される。

【0021】以下、上述のように構成された本実施の形態の赤外線検出素子の動作について説明する。まず、電子排出部13に電圧が印加されていない場合について説明する。CdZnTe基板10を透過した赤外線がp型HgCdTe層11に吸収されると、正負一對のキャリア（電子及び正孔）が発生する。このうち、負のキャリアが $n^+$ 型不純物領域12に到達すると、 $n^+$ 型不純物領域12からパンプ18を介して電子回路装置に電流（信号）が流れる。

【0022】次に、電子排出部13に正の電圧を印加したとする。この場合、 $n^+$ 型不純物領域12の近傍で発生した負のキャリアは $n^+$ 型不純物領域12に到達し、パンプ18を介して電子回路装置に信号が出力される。しかし、電子排出部13の近傍で発生した負のキャリアは電気的な引力により電子排出部13に向かって移動

し、電子排出部13に捕捉されてしまう。この場合は、電子回路装置に信号が出力されない。従って、電子排出部13に正の電圧を印加すると、画素の感光面積が縮小することができる。電子排出部13に印加する電圧を変化すると、画素の感光面積も変化する。

【0023】図3は横軸にバイアス電圧をとり、縦軸に光電流をとって、電子排出部13に印加する電圧を $-10\text{mV}$ 、 $0\text{mV}$ 、 $10\text{mV}$ 及び $20\text{mV}$ としたときのフォトダイオードの電圧-電流特性を示す図である。この図3に示すように、電子排出部13に印加する電圧を変化させることにより、フォトダイオードの電圧-電流特性が変化する。電子排出部13に印加する電圧が0のときの画素の感光面積を100とし、光電流の比から各電圧（電子排出部13に印加する電圧）における画素の感光面積を計算した。その結果を下記表1に示す。但し、バイアス電圧はいずれも $0\text{mV}$ である。

【0024】

【表1】

電 圧	光電流	画素感光面積 (相対値)
$-10\text{mV}$	73.81 mV	206
$0\text{mV}$	35.76 mV	100
$10\text{mV}$	26.15 mV	73.1
$20\text{mV}$	23.67 mV	66.2

【0025】この表1に示すように、電子排出部13に印加する電圧を変えることにより、画素の感光面積を変化させることができる。本実施の形態においては、図4に示すように、一方方向に並んだ複数の電子排出部13のうち、中央の電子排出部13に正の電圧を印加し、両端部の電子排出部13を接地電位(0V)とする。各電子排出部13の間を接続する各抵抗部14で電圧降下が発生するので、中央部に配置された電子排出部13に印加される電圧が最も高く、端部に近い電子排出部13ほど印加電圧は低くなる。すなわち、画素の感光面積は中央部に配置された画素が最も小さく、端部側に配置された画素ほど大きくなる。

【0026】図5は、横軸は画素領域の中心からの距離をとり、縦軸に画素の感光面積をとって、両者の関係を示す図である。この図5に示すように、本実施の形態の赤外線検出素子は、端部に近い画素ほど感光面積が大きい。一方、画素に入射する光量は、図12に示すように、中央部の画素が最も多く、端部に近い画素ほど光量は少なくなる。従って、本実施の形態の赤外線検出素子では、シェーディングによる光量の減少が補正され、見かけ上の感度特性が均一になる。これにより、ダイナミ

ックレンジの低下が回避されるという効果が得られる。

【0027】以下、本実施の形態の赤外線検出素子の製造方法を、図1、図2を参照して説明する。まず、CdZnTe基板10上にp型HgCdTe混晶を液相エピタキシャル成長させて、p型HgCdTe層11を形成する。このとき、HgとCdとの組成比によりバンドギャップが決まる。

【0028】次に、p型HgCdTe層11の表層にボロン(B)を選択的にイオン注入し、n<sup>+</sup>型不純物領域12、n<sup>+</sup>型電子排出部13、n<sup>+</sup>型抵抗部14及びn<sup>+</sup>型電極部15を形成する。その後、p型HgCdTe層11の上にZnSを蒸着して、保護絶縁層16を形成する。次に、保護絶縁層16を塩酸で選択的にエッチングし、n<sup>+</sup>型不純物領域12の上及び電極部15の上を開孔してコンタクトホール16aを形成する。そして、リフトオフ法によりn<sup>+</sup>型不純物領域12及び電極部15に接続するパンプ18を形成する。すなわち、p型HgCdTe層11上の全面にレジスト膜を形成し、このレジスト膜のコンタクトホール16aに整合する位置を開孔する。その後、上側全面にインジウムを蒸着した後、レジスト膜を除去する。このとき、レジスト膜上に被着したインジウムがレジスト膜とともに除去され、コンタクトホール16aの内側及び近傍にインジウムの層が残し、パンプ18が形成される。これにより、本実施の形態の赤外線検出素子が完成する。

【0029】なお、上述の実施の形態においてはHgCdTe層11がp型の場合について説明したが、HgCdTe層11をn型とし、不純物領域12、抵抗部14及び電極部15をp型としてもよい。p型HgCdTeの場合はコンタクト金属としてAu(金)を使用し、n型HgCdTeの場合はコンタクト金属としてIn(インジウム)を使用することが好ましい。

【0030】(第2の実施の形態)図6は本発明の第2の実施の形態の赤外線検出素子を示す上面図、図7は図6のB-B線における断面図である。なお、図6、図7において、図1、図2と同一物には同一符号を付してその詳しい説明は省略する。また、図7にはパンプ18の図示を省略している。

【0031】本実施の形態においては、p型HgCdTe層11の表層に複数のn<sup>+</sup>型不純物領域12が一方方向に並んで形成されている。そして、HgCdTe層11の上にはZnSからなる保護絶縁層16と、Auからなる電子排出部23、抵抗部24及び電極部25とが形成されている。電子排出部23は、第1の実施の形態と同様に、上から見たときにn<sup>+</sup>型不純物領域12を囲むように四角形の枠状に形成されている。また、抵抗部24は、各電子排出部23間を接続するように形成されている。

【0032】これらの電子排出部23及び抵抗部24は、以下のようにリフトオフ法により形成する。すなわ

ち、p型HgCdTe層11上にZnSにより保護絶縁層16を形成した後、保護絶縁層16を塩酸で選択的にエッチングする。その後、レジスト膜を被着し、このレジスト膜の所定の領域、すなわち電子排出部23、抵抗部24及び電極部25を形成すべき領域を開孔する。その後、全面にAuを蒸着し、レジスト膜をその上に被着したAuとともに除去して、レジスト膜の開孔部にのみAuを残す。これにより、Auからなる電子排出部23、抵抗部24及び電極部25を形成することができる。

【0033】このように構成された本実施の形態の赤外線検出素子においても、第1の実施の形態と同様に、画素領域の中央部に配置された電子排出部23に正の電圧を印加し、両端部の電子排出部23を接地電位に保持する。これにより、第1の実施の形態と同様に、シェーディングによる光量の差が補正され、各画素の見かけ上の感度特性が均一になり、ダイナミックレンジの低下が回避される。

【0034】(第3の実施の形態)図8は本発明の第3の実施の形態の赤外線検出素子の上面図である。なお、本実施の形態においては、n<sup>+</sup>型不純物領域12が2次元方向(相互に直交する2つの方向)に配列されていること以外は基本的に第1の実施の形態と同様であるので、同一物には同一符号を付してその詳しい説明は省略する。

【0035】本実施の形態においては、p型HgCdTe層11の表層に、複数のn<sup>+</sup>型不純物領域12が相互に直交する2つの方向に沿って配列されている。また、HgCdTe層11の表層には、各n<sup>+</sup>型不純物領域12を囲むようにして複数のn<sup>+</sup>型電子排出部33が形成されている。これらの電子排出部33は、いずれも上から見たときに四角形の枠状に形成されている。更に、HgCdTe層11の表層には、各電子排出部33間を接続するn<sup>+</sup>型抵抗部34が形成されている。これらの電子排出部33及び抵抗部34も、HgCdTe層11の表層にボロン等のn型不純物をイオン注入することにより形成されている。そして、2次元配列された複数のn<sup>+</sup>型不純物領域12のうち、最外側に配置された各n<sup>+</sup>型不純物領域12は、n<sup>+</sup>型端子部35に電氣的に接続されている。

【0036】本実施の形態の赤外線検出素子においては、各端子部35に負の電圧を印加する。電子排出部33に補足されたキャリア(正孔)により抵抗部34に電流が流れ、各抵抗部34で電圧降下が発生する。従って、画素領域の中央部に配置された電子排出部33の電位は、端部に配置された電子排出部33の電位よりも高くなる。これにより、中央部の画素の感光面積が端部側に配置された画素の感光面積よりも小さくなる。従って、シェーディングによる中央部と端部との光量の差が補正され、ダイナミックレンジの広い高性能の赤外線検

出素子が得られる。

【0037】なお、第3の実施の形態においては電子排出部33がHgCdTe層11の表層に形成されている場合について説明したが、第2の実施の形態と同様に、電子排出部を金属により形成し、HgCdTe層11の上に配置してもよい。また、上記第1～第3の実施の形態においてはいずれも赤外線検出素子の場合について説明したが、これにより本発明が赤外線検出素子に限定されるものではなく、光により半導体層内にキャリアが発生する構造であれば赤外線以外の光の検出素子に本発明を適用することも可能である。

【0038】

【発明の効果】以上説明したように、本発明によれば、第1導電型半導体層の表層に形成された第2導電型不純物領域を囲むように形成された導電体からなる電子排出部と、該電子排出部に接続された電極部とを有しているので、電子排出部に印加する電圧を変化させると、画素の感光面積が変化する。例えば、第1導電型半導体層の表層に複数の第2導電型不純物領域と各第2導電型不純物領域を囲むように形成された複数の電子排出部とを有する光検出素子において、各電子排出部に印加する電圧を調整することにより、各画素の感光面積を調整し、シェーディングによる光量の差を補正することができる。これにより、ダイナミックレンジの低下が回避される。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の赤外線検出素子を示す上面図である。

【図2】図1のA-A線における断面図である。

【図3】電子排出部に印加する電圧を変化させたときのフォトダイオードの電圧-電流特性を示す図である。

【図4】第1の実施の形態における電圧の印加方法を示す模式図である。

す模式図である。

【図5】画素領域の中心からの距離と感光面積との関係を示す図である。

【図6】本発明の第2の実施の形態の赤外線検出素子を示す上面図である。

【図7】図6のB-B線における断面図である。

【図8】本発明の第3の実施の形態の赤外線検出素子の上面図である。

【図9】赤外線検出装置を示す模式図である。

【図10】同じくその赤外線装置の赤外線検出素子の構成を示す断面図である。

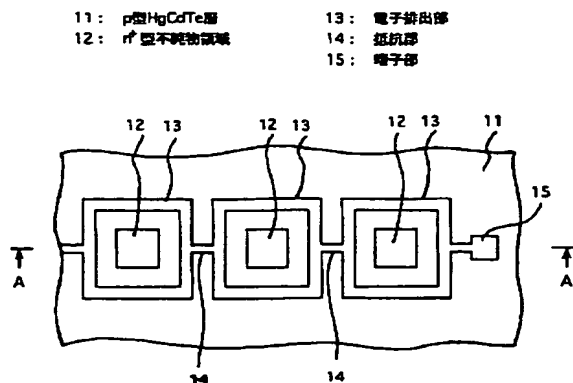
【図11】同じくその赤外線検出素子の $n^+$ 型不純物領域の配列状態を示す上面図である。

【図12】画素領域の中心からの距離と入射光量との関係を示す図である。

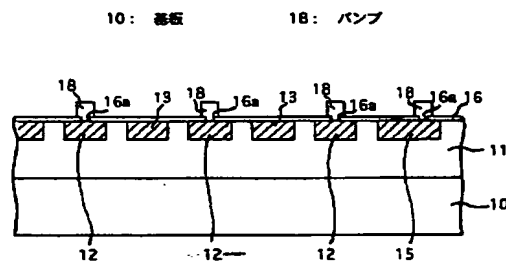
【符号の説明】

- 10, 60 CdZnTe基板、
- 11, 61 p型HgCdTe層、
- 12, 62  $n^+$ 型不純物領域、
- 13, 23, 33 電子排出部、
- 14, 24, 34 抵抗部、
- 15, 25, 35 端子部、
- 16, 66 保護絶縁層、
- 18, 58, 68 パンプ、
- 51 真空容器、
- 52 窓、
- 53 赤外線検出素子、
- 54 電子回路装置、
- 55 コールドシールド
- 57 クーラーヘッド。

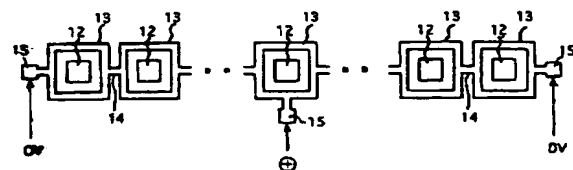
【図1】



【図2】

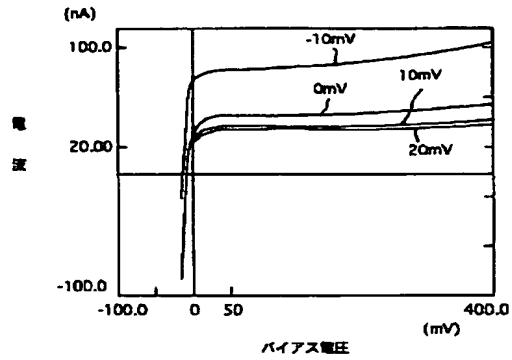


【図4】

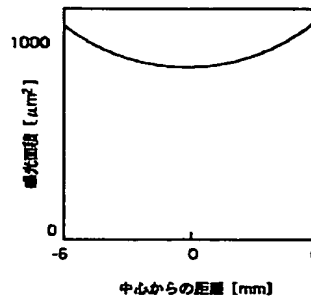




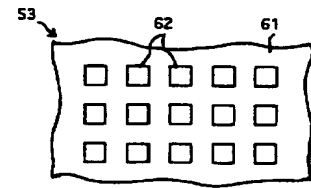
【図3】



【図5】

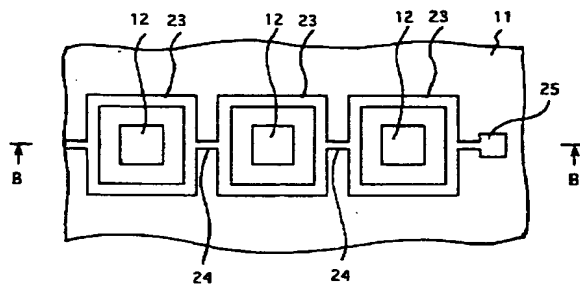


【図11】

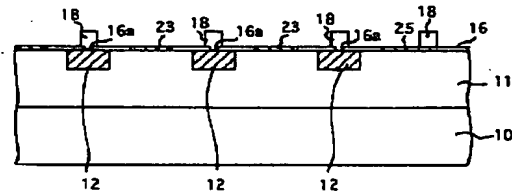


【図6】

23: 電子排出口 25: 端子部  
24: 低抵抗部

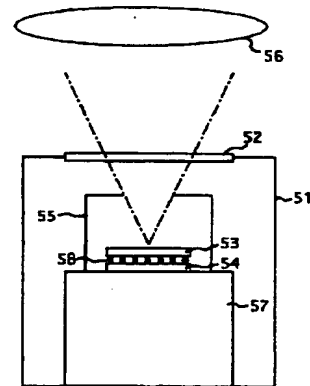


【図7】



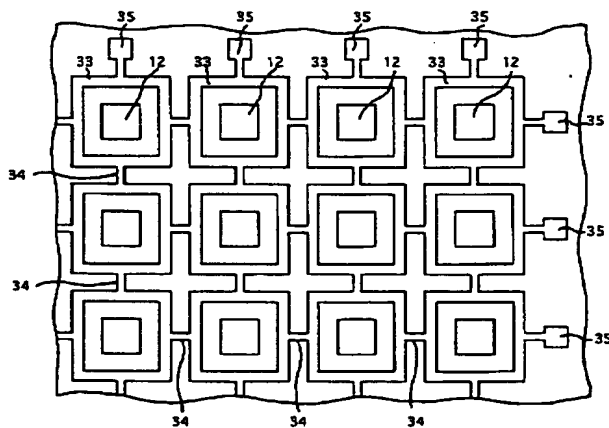
【図9】

51: 真空容器 56: レンズ  
52: 窓 57: クーラーヘッド  
53: 赤外線検出素子 58: パンプ  
54: 電子回路装置



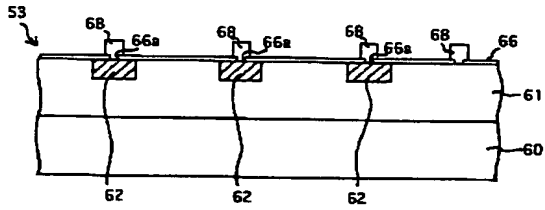
【図8】

12: n型不純物領域 34: 接続部  
33: 電子排出口 35: 端子部



【図10】

60: 基板                      62: n<sup>+</sup>型不純物領域  
61: p型HgCdTe層        68: パンプ



【図12】

